

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-101794

(43)Date of publication of application : 16.04.1996

(51)Int.Cl. G06F 12/06  
G06F 9/445

(21)Application number : 06-236691

(71)Applicant : NEC CORP

(22)Date of filing : 30.09.1994

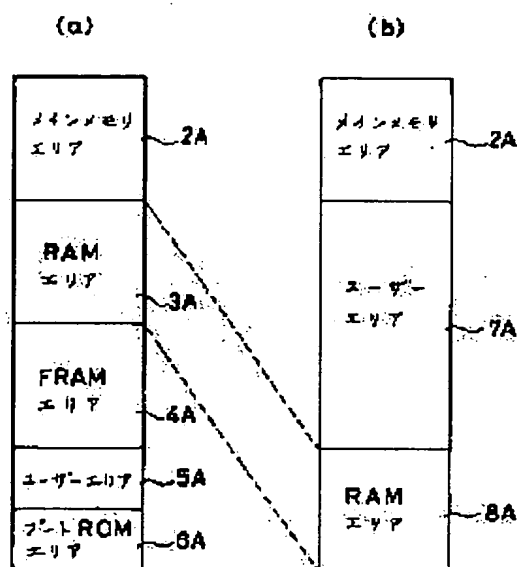
(72)Inventor : MINAMIMURA KEIZO

## (54) REWRITING SYSTEM FOR FIRMWARE PROGRAM

## (57)Abstract:

**PURPOSE:** To reserve the user area which can be used as the memory of an external package or the memory for hardware control at the time of online processing.

**CONSTITUTION:** At the time of rewrite of a first program (firmware program) or start of a device, a second program in a boot ROM is executed and the first program is transferred to a RAM in accordance with a first memory map (a) where a flash memory 4, a RAM 3, and a boot ROM 6 are arranged in the access space of a CPU 1. After the end of transfer, the memory map is converted to a second memory map (b) where the RAM 3 is arranged in the access space of the CPU 1, and the online processing is executed in accordance with this map. As the result, only the RAM is arranged in the second memory map at the time of online processing, and the other area can be used as the user area, and consequently, the area having a sufficient capacity is reserved.



## LEGAL STATUS

[Date of request for examination] 30.09.1994

[Date of sending the examiner's decision of rejection] 09.06.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-101794

(43) 公開日 平成8年(1996)4月16日

(51) Int.Cl.<sup>6</sup>

G 0 6 F 12/06  
9/445

識別記号

5 2 0 F 7623-5B

庁内整理番号

7230-5B

F I

G 0 6 F 9/ 06

技術表示箇所

4 2 0 H

審査請求 有 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平6-236691

(22) 出願日 平成6年(1994)9月30日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 南村 恵三

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 弁理士 山川 政樹

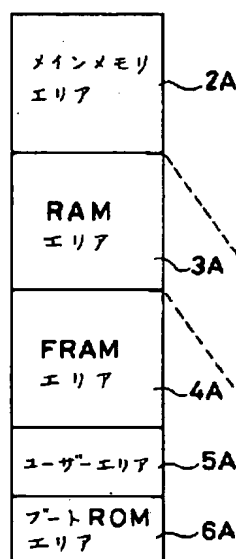
(54) 【発明の名称】 ファームウェアのプログラム書き換え方式

(57) 【要約】

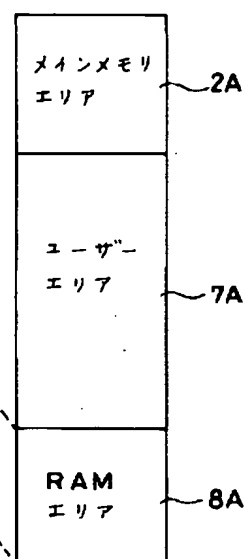
【目的】 オンライン処理時に外部パッケージのメモリまたはハードウェア制御用のメモリとして利用できるユーザーエリアを確保する。

【構成】 第1のプログラム（ファームウェアプログラム）の書き換え時または装置の起動時にはフラッシュメモリ4、RAM3及びブートROM6をCPU1のアクセス空間に配置した第1のメモリマップ（図1（a））に従ってブートROM内の第2のプログラムを実行しRAMへ第1のプログラムを転送する。そして転送終了後このRAM3をCPU1のアクセス空間に配置した第2のメモリマップ（図1（b））に変換し、これに従ってオンライン処理を実行する。この結果、オンライン処理時は第2のメモリマップにRAMのみが配置されて残エリアはユーザーエリアとして使用でき、従って十分な容量のエリアを確保できる。

(a)



(b)



## 【特許請求の範囲】

【請求項 1】 ファームウェアのプログラムである第 1 のプログラムが格納されると共に電氣的な書き込み及び消去が可能な不揮発性メモリであるフラッシュメモリと、実行される第 1 のプログラムが転送される RAM と、第 1 のプログラムのロード及び転送を行うための第 2 のプログラムが格納されるブート ROM と、処理の起動時には第 2 のプログラムを実行して第 1 のプログラムを RAM に転送すると共に RAM に転送された第 1 のプログラムを実行してオンライン処理を行う CPU とを備えた装置において、

第 1 のプログラムの書き換え時及び装置の起動時の何れか一方の時には前記フラッシュメモリ、RAM 及びブート ROM を CPU のアクセス空間に配置した第 1 のメモリマップにしたがって第 2 のプログラムを実行し RAM へ第 1 のプログラムを転送する転送手段と、RAM に対し第 1 のプログラムの転送終了後この RAM を CPU のアクセス空間に配置した第 2 のメモリマップに変換するメモリマップ変換手段と、変換された第 2 のメモリマップにしたがって第 1 のプログラムを実行し前記オンライン処理を行う手段とを備え、前記オンライン処理時に第 2 のメモリマップ上に十分なユーザーエリアを確保することを特徴とするファームウェアのプログラム書き換え方式。

【請求項 2】 請求項 1 記載のファームウェアのプログラム書き換え方式において、ブート ROM には、フラッシュメモリへ書き込むための第 1 のプログラムを外部装置から RAM へ転送するダウンロード処理、RAM へ転送された第 1 のプログラムをフラッシュメモリへ書き込むための書き込み処理、フラッシュメモリから RAM へ第 1 のプログラムを転送する転送処理、及び第 2 のメモリマップに変換するメモリマップ変換処理の各プログラムが第 2 のプログラムとして格納されると共に、前記メモリマップ変換手段は前記メモリマップ変換処理を実行して RAM の第 2 のメモリマップ上の配置エリアが所定エリアとなるようにアドレス変換し、かつ第 2 のメモリマップから前記フラッシュメモリ及びブート ROM の各配置エリアを削除することを特徴とするファームウェアのプログラム書き換え方式。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、フラッシュメモリ（以下、FRAM）が搭載されるパッケージの活線挿抜をしなくてもファームウェアのプログラムを FRAM に書き換えできるファームウェアのプログラム書き換え方式に関する。

## 【0002】

【従来の技術】 この種のファームウェアのプログラムを実行する CPU には、図 3 に示すような、メインプログラムが格納されるメインメモリ（MM）2、アプリケー

ション（APL）プログラムが格納される RAM 3、同様にアプリケーションプログラムが格納され電氣的に書き込み及び消去が可能な不揮発性メモリである上述の FRAM 4、例えば外部装置からのプログラムデータをローディングするためのプログラムが格納されるブート（BOOT）ROM 6 がそれぞれアドレスバス及びデータバスのバス BS を介して接続されている。

【0003】 ここで、CPU 1 のアクセスするメモリ空間は図 4 に示すような構成となっている。即ち、メモリ空間は、アドレスの若い順から、メインメモリ 2 の領域であるメインメモリエリア 2A、RAM 3 の領域である RAM エリア 3A、FRAM 4 の領域である FRAM エリア 4A、ユーザーのプログラム等の格納領域であるユーザーエリア 5A、ブート ROM 6 の領域であるブート ROM エリア 6A となっている。

【0004】 ところで、ブート ROM エリア 6A に配置されブート ROM 6 に格納されているプログラムには、FRAM 4 へ書き込むためのプログラムデータを図示しない外部装置から RAM 3 に転送するダウンロード処理、RAM 3 のプログラムデータを FRAM 4 に書き込むための FRAM 書き込み処理、及び FRAM 4 から RAM 3 にプログラムデータを転送して CPU 1 にオンライン処理を実行させるための再開処理等の各プログラムが含まれている。この場合 CPU 1 は、起動されるとまずブート ROM エリア 6A をアクセスしてブート ROM 6 の各プログラムを実行し、最終的に FRAM 4 から RAM 3 へのプログラムデータの転送が完了してブート ROM 6 のプログラムの実行が終了すると、転送された RAM 3 のプログラムを読み出してオンライン処理を実行する。

## 【0005】

【発明が解決しようとする課題】 このような従来装置は、外部装置からダウンロードしたプログラムデータを一時的に格納するエリアと、実際に走行するプログラムのエリアとを同一の RAM 3 のエリアに設けているため、RAM 3 の共通化を実現でき、従って CPU 1 のメモリ空間を有効に活用できる。しかしながら、CPU 1 のオンライン処理時には、オンライン処理に不要な FRAM エリア 4A 及びブート ROM エリア 6A が CPU 1 のメモリマップ上に常駐しているため、外部パッケージのメモリまたはハードウェア制御用のメモリとして利用するユーザーエリア 5A が十分確保できないという問題があった。したがって本発明は、オンライン処理時に外部パッケージのメモリまたはハードウェア制御用のメモリとして利用できるユーザーエリアを十分確保することを目的とする。

## 【0006】

【課題を解決するための手段】 このような課題を解決するために本発明は、ファームウェアのプログラムである第 1 のプログラムが格納されると共に電氣的な書き込み

3

及び消去が可能な不揮発性メモリであるフラッシュメモリと、実行される第1のプログラムが転送されるRAMと、第1のプログラムのロード及び転送を行うための第2のプログラムが格納されるブートROMと、処理の起動時には第2のプログラムを実行して第1のプログラムをRAMに転送すると共にRAMに転送された第1のプログラムを実行してオンライン処理を行うCPUとを備えた装置において、第1のプログラムの書き換え時及び装置の起動時の何れか一方の時にはフラッシュメモリ、RAM及びブートROMをCPUのアクセス空間に配置した第1のメモリマップにしたがって第2のプログラムを実行しRAMへ第1のプログラムを転送する転送手段と、RAMに対し第1のプログラムの転送終了後このRAMをCPUのアクセス空間に配置した第2のメモリマップに変換するメモリマップ変換手段と、変換された第2のメモリマップにしたがって第1のプログラムを実行しオンライン処理を行う手段とを設けたものである。また、フラッシュメモリへ書き込むための第1のプログラムを外部装置からRAMへ転送するダウンロード処理、RAMへ転送された第1のプログラムをフラッシュメモリへ書き込むための書き込み処理、フラッシュメモリからRAMへ第1のプログラムを転送する転送処理、及び第2のメモリマップに変換するメモリマップ変換処理の各プログラムを第2のプログラムとしてブートROMに格納すると共に、メモリマップ変換手段はメモリマップ変換処理を実行してRAMの第2のメモリマップ上の配置エリアが所定エリアとなるようにアドレス変換し、かつ第2のメモリマップからフラッシュメモリ及びブートROMの各配置エリアを削除したものである。

## 【0007】

【作用】第1のプログラムの書き換え時及び装置の起動時の何れか一方の時にはフラッシュメモリ、RAM及びブートROMをアクセス空間に配置した第1のメモリマップにしたがって第2のプログラムを実行しRAMへ第1のプログラムを転送すると共に、第1のプログラムの転送終了後このRAMをアクセス空間に配置した第2のメモリマップに変換し、第2のメモリマップにしたがってオンライン処理を実行する。したがって、オンライン処理時には第2のメモリマップにはRAMのみが配置され、残りのエリアはユーザーが利用できるエリアとして確保されることから、十分な容量のユーザーエリアを確保することができる。また、第2のメモリマップに変換するメモリマップ変換処理のプログラムを第2のプログラムとしてブートROMに格納すると共に、このメモリマップ変換処理を実行することによりRAMの第2のメモリマップ上の配置エリアが所定エリアとなるようにアドレス変換し、かつ第2のメモリマップからフラッシュメモリ及びブートROMの各配置エリアを削除する。この結果、オンライン処理時には処理に不要なメモリエリアがメモリマップ上から削除され、したがって各処理に

4

応じてCPUのメモリ空間を効率良く使い分けることができる。

## 【0008】

【実施例】以下、本発明について図面を参照して説明する。図1は本発明の一実施例を示すメモリマップの構成図である。このメモリマップは図3に示すCPU1がアクセス可能なメモリ空間を示すメモリマップ図である。このうち、図1(a)に示すメモリマップは図4(従来例)に相当するもので、CPU1がブートROM6のプログラム(第2のプログラム)を実行するブートモード時のメモリマップ(第1のメモリマップ)である。また、図1(b)はCPU1が図3に示すRAM3内のアプリケーションプログラム(第1のプログラム)を実行するオンライン処理モード時のメモリマップ(第2のメモリマップ)を示している。

【0009】ところで、図3に示すブートROM6に格納されるプログラムには、既に従来技術の項で説明したように、FRAM4へ書き込むためのプログラムデータを図示省略した外部装置からRAM3に転送するダウンロード処理、RAM3に転送されたプログラムデータをFRAM4に書き込むためのFRAM書き込み処理、及びFRAM4からRAM3にプログラムを転送してCPU1にオンライン処理を再開させるための再開処理の各プログラムが格納されている。この他、ブートROM6には、後述するモード切替処理用のプログラムも格納されている。

【0010】ここで、CPU1が起動された直後またはアプリケーションプログラムの書き換え時には、メモリマップは図1(a)に示すような状態となっており、この場合CPU1はブートROMエリア6Aに配置されたブートROM6内の再開処理プログラムを読み出して実行する。そしてこの中に、FRAM4内にオンライン処理モードで処理を再開するためのプログラムが格納されていると判断した場合は、FRAM4内のプログラムデータをRAM3へ転送する。そしてプログラムの転送後、CPU1は、図1(a)のRAMエリア3AがCPU1側から図1(b)のRAMエリア8Aとしてそのまま見えるようにアドレススワップ(アドレス交換)するための上述したモード切替処理を実行する。

【0011】その後、バスBSの切り替え制御を行ってFRAMエリア4A及びブートROMエリア6Aの各エリアを除去し、図1(b)のメモリマップに切り替え、この除去したエリアとユーザーエリア5Aとを合わせてユーザーエリア7Aとする。そしてその後CPU1は図1(b)のメモリマップに示すRAMエリア8Aに配置されるRAM3からアプリケーションプログラムデータを読み出してオンライン処理を実行する。このようにしてオンライン処理時には、外部パッケージのメモリまたはハードウェア制御用のメモリとして利用できるユーザーエリア7Aが増加し、従ってユーザーエリアを十分確

5

保することができる。

【0012】図2は、FRAM4内のアプリケーションプログラムをRAM3に書き込むCPU1の動作を示すフローチャートである。このフローチャートに基づき本発明の要部動作をさらに詳細に説明する。まず、CPU1が起動された時（リセット直後）には、メモリマップは上述したように図1（a）に示す状態となっており、この場合CPU1はステップS1において、ブートROMエリア6Aに配置されるブートROM6のプログラムを読み出し、ブートモード再開処理の実行を開始する。その後CPU1は、この処理の中のステップS2でモード読み出しを行うと共に、ステップS3では読み出したモードが強制FRAM書き換えモードか否かを判定する。

【0013】ここで、強制FRAM書き換えモードと判定し、ステップS3で「Y」となると、この場合はFRAM4内にアプリケーションプログラムデータが存在しないということで、図1（a）のRAMエリア3Aに配置されるRAM3のプログラムを読み出してFRAM4へ書き込むFRAM書き換え処理をステップS4で実行する。

【0014】また、FRAM4内にプログラムデータが存在する場合は、ステップS3で「N」となり、この場合は、後述するステップS6～S8の各処理を行った後、図1（b）のメモリマップに基づいてオンライン処理を実行する。一方、図1（b）のメモリマップに基づいてオンライン処理モード中に、外部装置からのブートモード遷移コマンドをステップS5で受信した場合は、ブートモードへモード切替処理を行って図1（a）のメモリマップに切り替える。そして、ブートROMエリア6Aに配置されるブートROM6のプログラムを実行して外部装置からの対象プログラムをRAMエリア3Aに配置されるRAM3へ転送する。その後、ステップS4でRAM3に転送されたデータをもとにFRAM4に書き込む。

【0015】こうしてFRAM4にプログラムデータが格納されると、ステップS6ではFRAM4のプログラムデータをRAM3へ転送する処理を行う。そして、RAM3へプログラムデータが転送完了した時点のステップS7で、モード切り替え処理を実行し、メモリマップを切り替える。即ち、「図1（a）のRAMエリア3Aが図1（b）のRAMエリア8Aにそのまま見えるようにアドレススワップを行う」モード切替処理を実行すると共に、図1（a）のFRAMエリア4A及びブートROMエリア6Aの各エリアを除去して図1（b）のメモリマップに切り替える。その後、RAMエリア8Aに配置されたRAM3内に既にFRAM4から転送されているプログラムを起動するFRAMプログラム起動をステップS8で実行することにより、ステップS9でオンライン処理の実行または再開が行われる。

6

【0016】このように、ブートモード時の図1（a）に示すメモリマップのRAMエリア3Aが、オンライン処理時には図1（b）に示すメモリマップのRAMエリア8Aとしてそのまま見えるようにアドレススワップし、かつブートモード時のメモリマップ上のFRAMエリア4A及びブートROMエリア6Aを除去するようにしたので、オンライン処理時にはユーザーエリア7Aは、外部パッケージ用のメモリまたはハードウェア制御用のメモリのエリアとしてユーザーが利用するに十分な容量のエリアを確保することができる。また、オンライン処理時には、処理に不要なメモリエリアが除去されるため、処理に応じたメモリ空間の使い分けが可能になり、従ってメモリ空間を効率良く使用することができる。

【0017】

【発明の効果】以上説明したように本発明によれば、第1のプログラムの書き換え時及び装置の起動時の何れか一方の時にはフラッシュメモリ、RAM及びブートROMをCPUのアクセス空間に配置した第1のメモリマップにしたがって第2のプログラムを実行しRAMへ第1のプログラムを転送すると共に、第1のプログラムの転送終了後このRAMをCPUのアクセス空間に配置した第2のメモリマップに変換し、第2のメモリマップにしたがってオンライン処理を実行するようにしたので、オンライン処理時には第2のメモリマップにはRAMのみが配置されて残りのエリアはユーザーが利用できるエリアとして確保されることになり、したがって十分な容量のユーザーエリアを確保することができる。また、第2のメモリマップに変換するメモリマップ変換処理のプログラムを第2のプログラムとしてブートROMに格納すると共に、このメモリマップ変換処理を実行することによりRAMの第2のメモリマップ上の配置エリアが所定エリアとなるようにアドレス変換し、かつ第2のメモリマップからフラッシュメモリ及びブートROMの各配置エリアを削除するようにしたので、オンライン処理時には処理に不要なメモリエリアがメモリマップ上から削除され、したがって各処理に応じてCPUのメモリ空間を効率良く使い分けることができる。

【図面の簡単な説明】

【図1】 本発明に係るファームウェアのプログラム書き換え方式を適用した装置のメモリマップの構成を示す図である。

【図2】 上記装置内のCPUの動作を示すフローチャートである。

【図3】 上記装置のブロック図である。

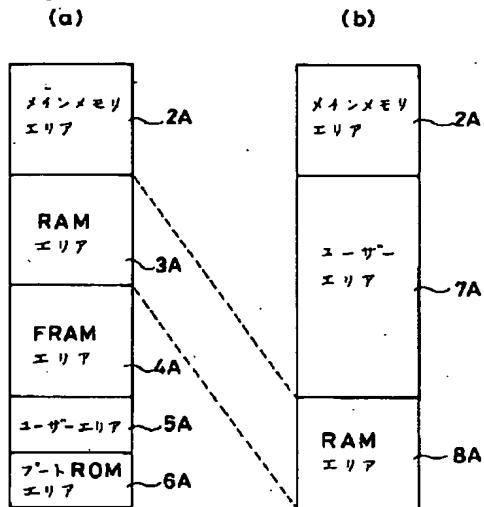
【図4】 従来装置のメモリマップを示す図である。

【符号の説明】

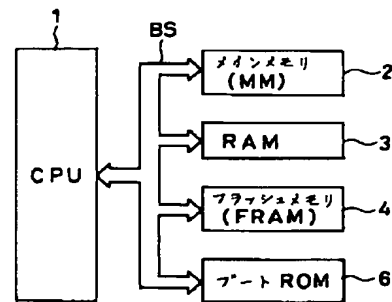
1…CPU、2…メインメモリ（MM）、3…RAM、4…フラッシュメモリ（FRAM）、6…ブートROM、3A、8A…RAMエリア、4A…FRAMエリ

ア、5A、7A…ユーザーエリア、6A…ブートROM エリア。

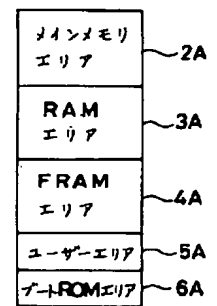
【図1】



【図3】



【図4】



【図2】

